

(19) 대한민국특허청 (KR)

(12) 등록특허공보 (B1)

(51) Int. Cl.

G02F 1/136

(11) 등록번호

10-0359847

(24) 등록일자

2002년10월23일

(21) 출원번호 10-1999-0062650

(65) 공개번호 특2001-0058381

(22) 출원일자 1999년12월27일

(43) 공개일자 2001년07월05일

(73) 특허권자 주식회사 하이닉스반도체
경기 이천시 부발읍 아미리 산136-1

(72) 발명자 정관열
경상북도구미시남통동20-1두산그린맨션102동1709호

(74) 대리인 박장원

심사관 : 조경화

(54) 평판 표시 장치의 구조 및 제조방법

요약

본 발명은 평판 표시 장치의 구조 및 제조방법에 관한 것으로, 종래의 기술에 있어서는 TFT-LCD의 경우 다소 제조공정이 복잡하여 대면적화 하기가 어렵고, PALC의 경우 플라즈마 채널을 형성하는 공정이 복잡할 뿐만 아니라 플라즈마를 발생시키기 위해서는 R/D가 고전압(100V~200V)을 출력해야 되는 문제점이 있었다. 따라서, 본 발명은 화소 TFT의 소오스는 VCOM(공통전원) 전원 또는, 전단 화소 TFT의 드레인에 접속하고, 게이트는 게이트 라인에 접속되며, LC-커패시터의 일측 전극(화소전극)은 데이터 라인에 접속하고, 다른 일측(공통전극)은 화소 TFT의 드레인에 접속하며, 축적 커패시터의 일측은 LC 커패시터 및 데이터 라인에 공통 접속하고, 다른 일측은 VCOM 전원에 접속되도록 이루어져 제조공정이 간단하여 대면적화가 용이하고, PALC에 비해 R/D의 구동전압이 낮아 제조가 용이한 효과가 있다.

대표도

도3

명세서

도면의 간단한 설명

도 1은 종래의 TFT-LCD의 등가회로도.

도 2는 종래의 PALC의 등가회로도.

도 3은 본 발명에 의한 TFT-LCD 등가회로도.

다음, 도2에 도시된 PALC를 구동하기 위해서는 먼저, R/D가 선택된 라인에 고전압을 출력하여 플라스마 채널(P-CH)에 플라스마를 발생시켜 이에 연결되어 있는 공통전극을 일정한 전위로 유지시킨 다음 C/D에서 화상신호를 데이터 라인(DL)

에 인가해서 R/D에 의해 선택된 라인의 LC 커패시터(LC-C)에만 원하는 전위차를 기입한다.

이때 나머지 라인의 플라스마 채널(P-CH)에는 플라스마가 형성되지 않은 상태이기 때문에 그 라인의 공통 전극은 플로팅 상태에 있게 된다.

따라서, 데이터 라인(DL)의 전위가 바뀌어서 화소전극의 전위가 바뀌어도 공통전극의 전위가 같은량 만큼 변해서 LC-커패시터(LC-C)의 양극판의 전위차는 이전상태를 유지하게 된다.

PALC는 이와 같은 방식으로 어드레싱을 한다.

여기서, 데이터 라인은 데이터 구동회로(미도시)에 의해 구동되며 액정 커패시터에 화상신호를 전달할 수 있는 도선이고, 게이트 라인은 게이트 구동회로(미도시)에 의해 구동되며 화소 TFT의 게이트와 결선되어 TFT의 온/오프를 제어하는 신호를 전달하는 도선이다.

다음, R/D(미도시)는 상기 게이트 라인에 순차적으로 화소 TFT를 온시킬 수 있는 신호를 발생하는 구동회로이고, C/D(미도시)는 상기 데이터 라인에 화상신호를 인가하는 구동회로이다.

다음, VCOM(공통전원)은 DC 전원으로 화소 TFT가 온된 라인의 각 화소의 공통전극을 일정한 전위로 유지시키는 역할을 하고, 축적 커패시터는 상판에 형성되며 일측 전극은 블랙 매트릭스로 형성되어 공통전원에 결선되고, 나머지 일측 전극은 화소전극을 사용한다.

발명이 이루고자하는 기술적 과제

그러나, 상기 종래의 기술에 있어서는 TFT-LCD의 경우 다소 제조공정이 복잡하여 대면적화가 어렵고, PALC의 경우 플라스마 채널을 형성하는 공정이 복잡할 뿐만 아니라 플라스마를 발생시키기 위해서는 R/D가 고전압(100V~200V)을 출력해야 되는 문제점이 있었다.

따라서, 본 발명은 상기와 같은 종래의 문제점을 해결하기 위하여 창출한 것으로, 제조공정이 간단하여 대면적화가 용이하고, PALC에 비해 R/D의 구동전압이 낮아 제조가 용이한 평판 표시 장치의 구조 및 제조방법을 제공함에 그 목적이 있다.

발명의 구성 및 작용

이와 같은 목적을 달성하기 위한 본 발명은 화소 TFT의 소오스는 VCOM 전원 또는, 전단 화소 TFT의 드레인에 접속하고, 게이트는 게이트 라인에 접속되며, LC-커패시터의 일측 전극(화소전극)은 데이터 라인에 접속하고, 다른 일측(공통전극)은 화소 TFT의 드레인에 접속하며, 축적 커패시터의 일측은 LC 커패시터 및 데이터 라인에 공통 접속하고, 다른 일측은 VCOM 전원에 접속되도록 이루어진 것을 특징으로 한다.

이하, 본 발명에 따른 일실시예를 첨부한 도면을 참조하여 상세히 설명하면 다음과 같다.

도3은 본 발명에 의한 TFT-LCD 등가회로도로서, 이에 도시한 바와 같이 화소 TFT(P-TFT)의 소오스는 VCOM 전원 또는, 전단 화소 TFT(P-TFT)의 드레인에 접속하고, 게이트는 게이트 라인(GL)에 접속되며, LC-커패시터의 일측 전극(화소전극)은 데이터 라인(DL)에 접속하고, 다른 일측(공통전극)은 화소 TFT(P-TFT)의 드레인에 접속하며, 축적 커패시터(Storage Cap, S-C)의 일측은 LC 커패시터(LC-C) 및 데이터 라인(DL)에 공통 접속하고, 다른 일측은 VCOM 전원에 접속되도록 이루어져 있다.

이때, 화소 TFT(P-TFT)의 온/오프는 R/D에 의해 제어되고, 가장 좌측 화소 TFT(P-TFT)의 소오스와 가장 우측 화소 TFT(P-TFT)의 드레인은 VCOM 전원에 접속되어 있다.

또한, R/D와 C/D는 종래의 TFT-LCD에서와 마찬가지로 각각 화소 TFT의 온/오프를 제어하는 기능화 화상 신호를 화소전극에 전달하는 기능을 한다.

그럼, 상기와 같이 이루어진 본 발명에 의한 TFT-LCD의 동작을 설명하면 다음과 같다.

일단, 본 발명은 LC 커패시터(LC-C)의 양단의 전위차에 의해 LC의 광투과율이 변조된다는 점과 커패시터의 일측 전극이 플로팅된 상태에서 다른 일측 전극의 전위가 변하면 플로팅된 다른 전극의 전위도 같은량 만큼 변해서 커패시터의 양단의 전압은 일정하게 유지된다는 기본원리를 이용한 것으로, 즉 선택된 라인에 새로운 데이터를 기입하는 동안에는 그 라인에 연결된 TFT를 온시켜 LC 커패시터(LC-C)의 일측 전극을 VCOM으로 유지하고, 타측 전극에 원하는 데이터를 기입한 다음 다른 라인에 데이터를 기입하는 동안에는 TFT를 오프시켜 LC 커패시터의 한쪽 전극을 플로팅시켜 다른 일측 전극의 전압이 변하더라도 LC 커패시터의 양단의 전위차는 유지되게 하는 방식으로 어드레싱한다.

다시 말해, 도3의 등가회로에서 R/D는 선택된 라인에 고전압을 인가하여 그 라인에 연결된 TFT를 온시켜 TFT의 소오스와 드레인을 VCOM과 전기적으로 연결시켜 공통전극이 VCOM전위를 갖게 한다.

이때, 선택되지 않은 라인에는 저전압을 인가하여 그 라인에 연결된 TFT를 오프시켜 TFT의 소오스와 드레인이 플로팅 상태에 있게 한다.

C/D는 종래의 TFT-LCD에 사용되는 C/D와 마찬가지로 R/D에 의해 선택된 라인의 화소에 화상신호를 기입한다.

이때 선택되지 않은 라인의 LC-커패시터는 일측 전극이 모두 플로팅 상태에 있으므로 이전에 기입된 화상 신호가 그대로 유지된다.

도4는 본 발명에 의한 TFT-LCD의 제조 공정을 보인 평면도로서, 이에 도시한 바와 같이 도4a는 유리 또는 석영 기판(1) 위에 전도성 물질(Al)로 프린팅 기법이나 사진식각을 이용하여 게이트 라인(2)을 형성하고 전면에 게이트 옥사이드(Gate Oxide)를 도포한다.

다음, 도4b는 프린팅 기법이나 사진식각 기법을 이용하여 도핑되지 않은 비정질 실리콘(a-Si)이나 다결정 실리콘(poly-Si)층(3)을 형성하여 화소 TFT의 활성층으로 사용하게 된다.

다음, 도4c는 역시 프린팅 기법이나 사진식각 기법을 이용하여 도핑된 비정질 실리콘(a-Si)이나 다결정 실리콘(poly-Si)층(4)을 형성하여 화소 TFT의 소오스나 드레인으로 사용하게 된다.

다음, 도4d는 프린팅 기법이나 사진식각 기법을 이용하여 하판 투명전극(ITO : Indium Tin Oxide, 5)을 형성하는 것으로, 공통전극으로 사용하게 된다.

다음, 도4e는 다른 유리나 석영 기판위에 상판 투명전극(ITO, 6)을 형성하는 것으로, 화소전극으로 사용하게 된다.

다음, 도4f는 상기 도4e의 공정에 의해 불투명 도체로 블랙 매트릭스(Black-Matrix, 7)를 형성한 다음 전면에 유전층을 형성하고, 이때 상기 블랙 매트릭스는 DC 전원에 결선되어 축적 커패시터의 일측 전극으로 사용하게 된다.

다음, 도4g와 같이 상,하판을 정렬하여 합착한 다음 액정을 주입하면 최종적으로 도5에 도시한 바와 같은 TFT-LCD가 형성된다.

여기서, 도5는 상기 도4에 도시한 과정을 통해 형성된 TFT-LCD의 단면도이다.

발명의 효과

이상에서 설명한 바와 같이 본 발명 평판 표시 장치의 구조 및 제조방법은, 평판 표시 장치의 제조공정을 간단히 할 수 있으며 대면적화가 용이하고, PALC에 비해 R/D의 구동전압이 낮아 제도가 용이한 효과가 있다.

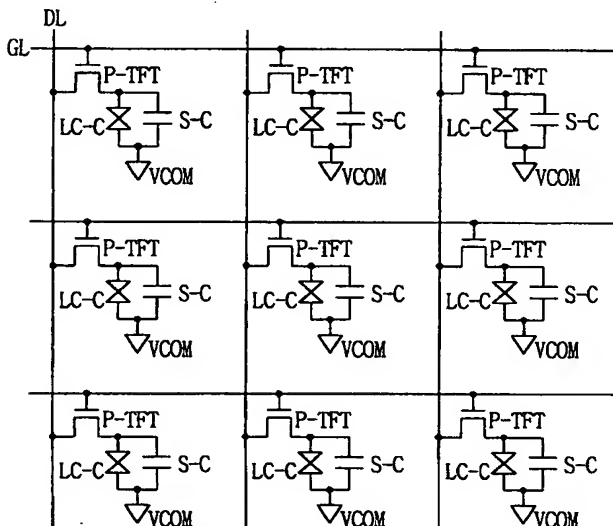
(57) 청구의 범위

청구항 1. 화소 TFT의 소오스는 VCOM(공통전원) 전원 또는, 전단 화소 TFT의 드레인에 접속하고, 게이트는 게이트 라인에 접속되며, LC-커패시터의 일측 전극(화소전극)은 데이터 라인에 접속하고, 다른 일측(공통전극)은 화소 TFT의 드레인에 접속하며, 축적 커패시터의 일측은 LC 커패시터 및 데이터 라인에 공통 접속하고, 다른 일측은 VCOM 전원에 접속되도록 이루어진 것을 특징으로 하는 평판 표시 장치의 구조.

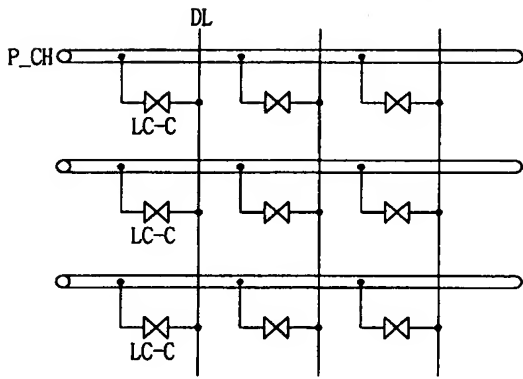
청구항 2. 하판으로 사용할 유리 또는 석영 기판위에 게이트 라인을 형성하고, 전면에 게이트 옥사이드를 도포하는 공정과; 화소 TFT의 활성층으로 사용할 도핑되지 않은 a-Si나 poly-Si층을 형성하는 공정과; TFT의 소오스나 드레인으로 사용할 도핑된 a-Si나 poly-Si층을 형성하는 공정과; 공통전극으로 사용할 하판 ITO를 형성하는 공정과; 상판으로 사용할 유리 또는 석영 기판위에 ITO를 형성한 후 전면에 유전층을 형성하는 공정과; 불투명 도체로 블랙 매트릭스를 형성한 후 전면에 유전층을 형성하는 공정과; 상,하판을 정렬하여 합착한 후 액정을 주입하는 공정으로 이루어진 것을 특징으로 하는 평판 표시 장치의 제조방법.

도면

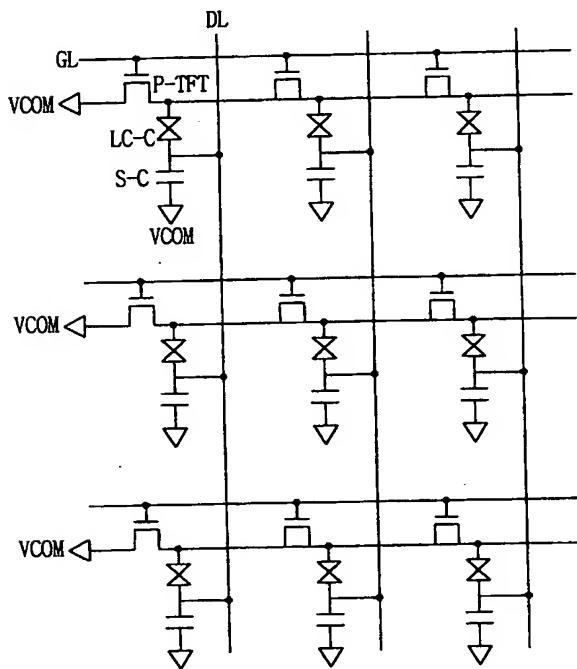
도면1



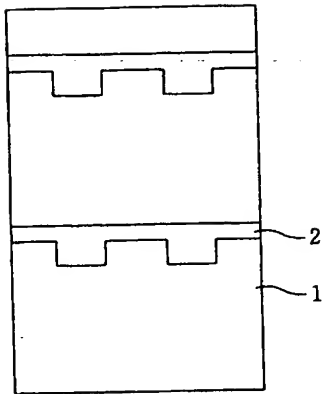
도면2



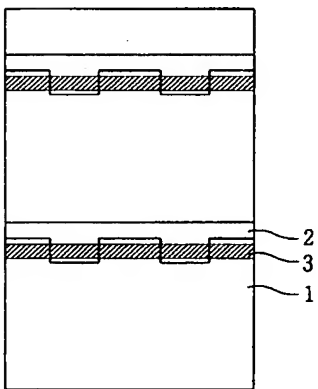
도면3



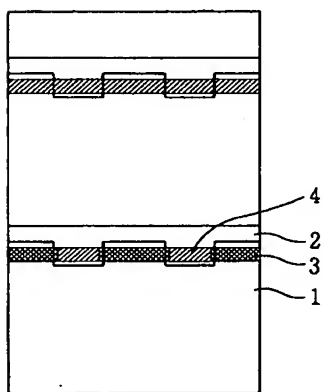
도면4a



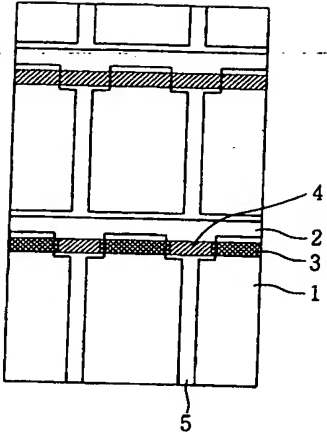
도면4b



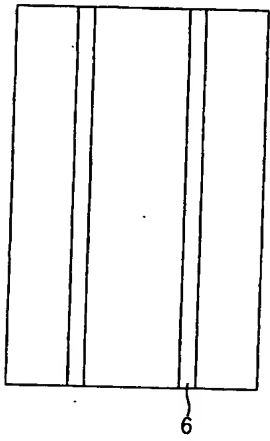
도면4c



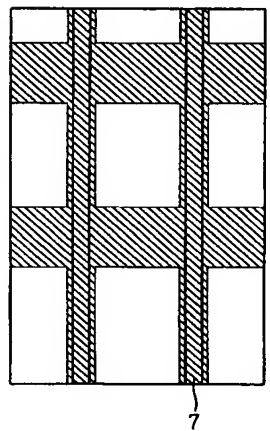
도면4d



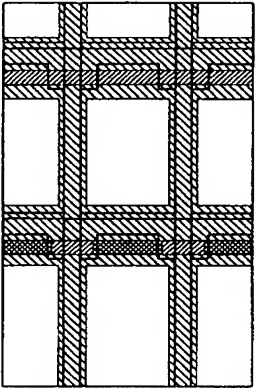
도면4e



도면4f



도면4g



도면5

